

KOMPAKTNO REŠENJE UPALJAČKOG KOLA ZA JEDNU GRANU PREKIDAČKOG MOSTA SA MOS-KONTROLISANIM TRANZISTORIMA SNAGE

Rastislav Kragić, *Raskovnik - Beograd*
Slobodan Vukosavić, Miloš Nedeljković, *Elektrotehnički fakultet u Beogradu*

Sadržaj: U ovom radu je opisano originalno kolo upaljača za upravljanje MOS-kontrolisanim poluprovodničkim prekidačima snage i njihovu zaštitu. Kolo sadrži sve neophodne i prateće funkcije. Galvanski izolovan prenos signala između upravljačke elektronike i prekidačkog mosta obezbeđuje se optokaplerima. Ceo sklop, praktično izveden standardnim (PTH - pin through hole) komponentama, je ispitan u elektromagnetno agresivnom okruženju, gde je pokazao dobre rezultate.

Ključne reči: upaljačko kolo / upravljački signali / MOS-kontrolisani prekidački most

1. UVOD

Pri konstrukciji energetskih pretvarača neophodno je obezbediti kolo koje bi pojačavalo upravljačke signale. Često, kolo za pojačanje mora obezbediti još neke dodatne funkcije (galvanska izolacija elektronike od prekidačkog mosta, zaštita tranzistora u mostu, unošenje vremena kašnjenja itd). Na ovu temu, do danas je u svetu objavljeno mnogo radova, a u serijskoj proizvodnji je veliki broj upaljačkih kartica. Međutim, proizvođači ovih sklopova obično proizvode i module snage. Logično je da upaljačka kola prilagođavaju potrebama prekidačkih mostova sopstvene proizvodnje. Tako su korisnici prekidačkih modula upućeni da po visokoj ceni kupe i pojačavačke kartice istog proizvođača.

Na osnovu pomenutog, ukazala se potreba za razvojem univerzalnog upaljačkog kola, koje bi moglo da nađe primenu na što većem broju standardnih pretvarača. Sledi spisak funkcija koje bi jedno ovakvo kolo trebalo da obavlja:

- Generisanje upaljačkih (izlaznih) signala za dva, redno vezana, MOS-kontrolisana tranzistora snage u skladu sa dva upravljačka (ulazna) signala.

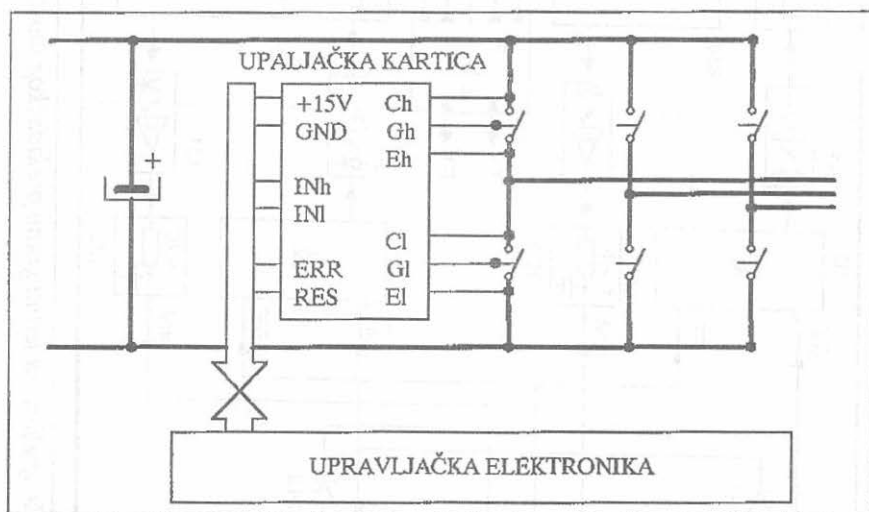
- Obezbeđenje galvanskog razdvajanja upravljačke elektronike od prekidačkog mosta.

- Mogućnost priključenja na prekidački most jednosmernog napona do 700V.

- Sprečavanje jednovremenog provođenja oba tranzistora.
- Unošenje 'mrtvog vremena' pri uključenju (obavezno vreme koje protekne od trenutka isključenja jednog i uključenja drugog tranzistora).
- Napajanje celog kola upaljača jednosmernim naponom +15V sa strane upravljačke elektronike.
- Zaštita od niskog napona izlaznih signala za pobudu tranzistora.
- Zaštita tranzistora od struje kratkog spoja (nadzorom napona drejna/kolektora tranzistora u toku vođenja).
- Brza prijava kvara upravljačkoj elektronici.
- Sprečavanje daljeg rada (po detekciji kvara), do trenutka generisanja reset signala od strane upravljačke elektronike.

Trebalo bi još napomenuti da pomenuto kolo mora biti malih dimenzija, jeftino i neosetljivo na smetnje koje emituje elektromagnetno agresivna sredina.

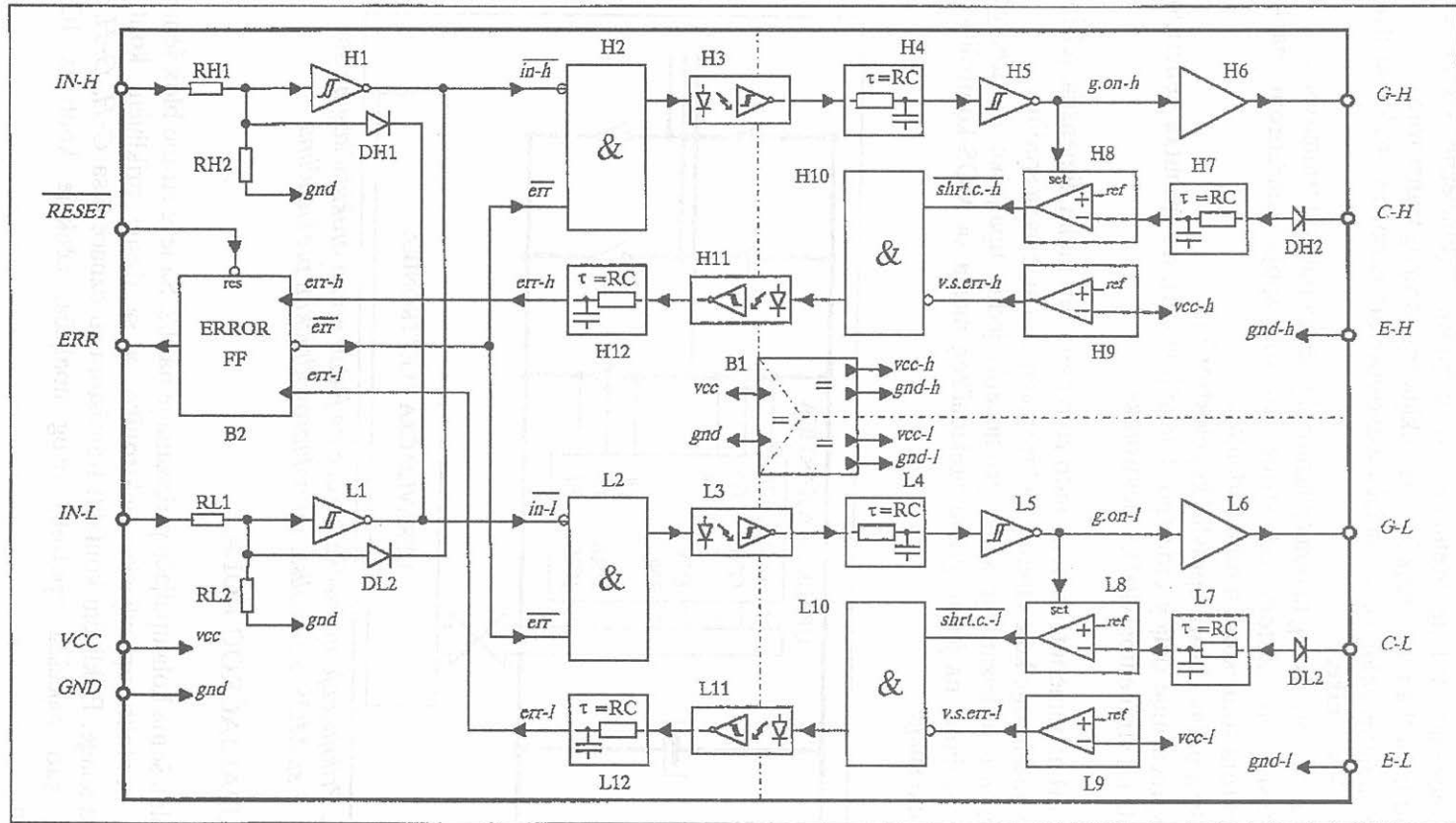
Na sl.1 prikazana je šema priključenja jedne upaljačke kartice, gore navedenih osobina, na jednu granu prekidačkog mosta sa MOS-kontrolisanim tranzistorima snage.



Sl. 1. Priključenje upaljačke kartice na jednu granu prekidačkog mosta sa MOS-kontrolisanim poluprovodničkim prekidačima.

2. OPIS UPALJAČKOG KOLA

Blok šema kola upaljača prikazana je na sl.2. Sa leve strane blok šeme su priključni kontakti upravljačke elektronike, a sa desne priključni kontakti tranzistora snage. Priključni kontakti tranzistora su označeni sa C-H, G-H, itd, pošto se, kao najčešća upotreba ovog upaljača, očekuje kontrola IGBT tranzistora.



Sl. 2. Blok šema kola upaljača za jednu granu prekidačkog mosta sa MOS-kontrolisanim tranzistorima snage.

Upaljačko kolo sa sl.2. se napaja jednosmernim naponom +15V sa strane upravljačke elektronike (*VCC* i *GND*). Napajanje dela kola na strani prekidačkog mosta, obavlja se iz istog izvora preko DC/DC pretvarača predstavljenim sa B1. Njegova radna učestanost je oko 220kHz, a nominalni naponi ulaza/izlaza 15V/2x15V (neregulisano).

Upravljački signali se uvode na kontakte označene sa *IN-H* i *IN-L* (sl.2.). Pojavom logičke jedinice na ulazu *IN-H* (u granicama napona napajanja od +15V/*GND*), ukoliko su stečeni svi potrebni uslovi, biće generisan signal *G-H* za uključivanje gornjeg tranzistora u grani mosta. Analogno ovome, ulazom *IN-L* se upravlja donjim tranzistorom preko izlaznog signala *G-L*.

Kombinacija otpornika *RH1*, *RH2*, *RL1*, *RL2* i dioda *DH1* i *DL1*, onemogućava provođenje oba tranzistora istovremeno. Pored toga, ovakvom konfiguracijom se postiže da ulaz koji je trenutno aktivan nikako ne može biti ometen (isključen) slučajnim (parazitnim) aktiviranjem drugog ulaza.

Prenos upravljačkih signala na (galvanski odvojen) naponski nivo tranzistora u mostu, obavlja se pomoću brzih optokaplera *H3* i *L3* (sl.2.). Treba primetiti da se logički signal za uključivanje tranzistora ostvaruje aktiviranjem (uključivanjem diode) optokaplera. U slučaju kvara na optokapleru, tranzistor ostaje isključen, a most zaštićen od direktnog kratkog spoja.

RC blokovi, na sl.2., označeni sa *H4* i *L4*, imaju dvostruku funkciju. Kao prvo, unose neophodno kašnjenje signala za uključivanje upravljanog prekidača (takozvano mrtvo vreme). Druga uloga im je filtarska. Naime, zbog svoje relativno visoke kapacitivnosti između ulaznih i izlaznih kontakata, optokapleri su izuzetno osetljivi na brze prenaponske pojave. Pri komutaciji tranzistora u mostu, lako može doći do parazitnog uključivanja ili isključivanja optokaplera. Postavljanjem bloka za unošenje mrtvog vremena iza optokaplera omogućava se filtriranje eventualnih smetnji.

Komparatorski blokovi *H9* i *L9* (sl.2.) služe za zaštitu od niskog napona napajanja, odnosno niskog napona izlaznih signala. Može se primetiti da je postojala mogućnost postavljanja monitora podnapona i sa strane upravljačke elektronike (uz blok za memorisanje greške *B2*). Međutim, pouzdanije je vršiti nadzor što bliže izlazima, odnosno energetske tranzistorima.

Blokovi *H8* i *L8* (sl.2.) kontrolišu napon kolektora (kod IGBT tranzistora, ili drejna u slučaju priključenja na MOSFET tranzistore) u toku vođenja, u cilju zaštite od kratkog spoja. Filtri *H7* i *L7* unose i određeno kašnjenje signala kratkog spoja.

Signal detektovane greške se prenosi na stranu upravljačke elektronike brzim optokaplerima *H11* i *L11* (sl.2.). Logičko stanje prisustva greške na strani prekidačkog mosta (bilo zbog niskog napona napajanja, bilo zbog detektovanog kratkog spoja) ima za posledicu isključenje optokaplera. Ovde treba primetiti da se i u slučaju kvara optokaplera detektuje greška na nivou upravljačke elektronike.

RC blokovi *H12* i *L12*, isto kao ranije opisani *H4* i *L4*, imaju dvostruku funkciju: unošenje vremena kašnjenja signala i filtriranje eventualnih smetnji.

Blok *B2* (sl.2) u slučaju detekcije greške, preko signala *err* isključuje aktivni tranzistor i onemogućava novo uključivanje i jednog i drugog tranzistora (blokovi *H2* i *L2*). Ujedno, upravljačkoj elektronici se preko kontakta *ERR* prijavljuje stanje greške. Zabrana daljeg rada važi sve dok se blok *B2* ne resetuje

preko signala RESET (detekcijom prelaska sa logičke nule na logičku jedinicu biće ukinut signal *err* za dalju zabranu rada).

Može se uočiti da se nakon detekcije greške, ne reaguje direktno (neposredno) na upravljački signal na (galvanskoj) strani aktivnog tranzistora. Ovakav pristub bi, svakako, brže isključivao struju kratkog spoja. Međutim, isključenje tranzistora pri konstatovanju kratkog spoja ne sme biti ni previše brzo. Razlog su česte pojave smetnji pri nadzoru napona kolektora (drejna). Drugo, pouzdaniji je rad zaštite ukoliko ukidanje upravljačkog signala sledi tek nakon detekcije greške od strane kola za memorisanje (blok B2, sl.2.). Na kraju, pokazalo se da je moguće ostvariti dovoljno brzu povratnu spregu po signalu greške zasnovanu na koncepciji sa sl.2., pa je ista varijanta i usvojena.

3. REZULTATI ISPITIVANJA KARAKTERISTIKA UPALJAČKOG KOLA

Kolo upaljača prema blok šemi sa sl.2., konstruisano je sa standardnim (PTH) elektronskim komponentama. Sva merenja čiji rezultati slede, urađena su na sobnoj temperaturi (25°C) i pri nominalnom naponu napajanja kola od VCC= +15V, osim ukoliko nije drugačije naznačeno.

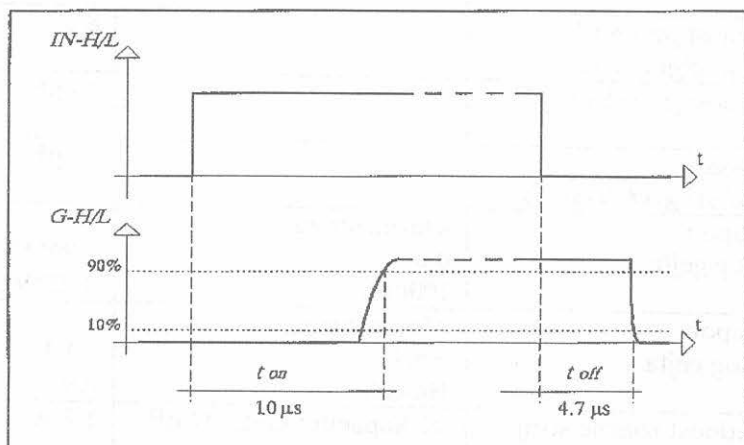
Tabela 1. Eksperimentalno dobijeni rezultati ispitivanja kola upaljača.

MERENA VELIČINA	USLOVI ISPITIVANJA	REZULTATI
srednja vrednost jednosmerne struje koju kolo uzima za potrebe sopstvenog napajanja	širina ul. impulsa: 50 %; izl. kapacitet G-E: 47 nF; frekvencija ul. signala: 4 kHz, 11 kHz, 22 kHz, (ERR=ON)	153 mA 166 mA 180 mA 157 mA
max. jednosmerni priključni napon prekidačkog mosta		700 V
jednosmerni, 1min. napon testiranja izolacije		1200V
max. dV/dt primarne u odnosu na sekundarnu stranu		7 kV/μs
kašnjenje izlaznog signala za ulaznim signalom (sl.3.) pri uključenju t_{on} pri isključenju t_{off}	širina ul. impulsa: 50 %; izl. kapacitet G-E: 47 nF;	10 μs 4.7μs
mrtvo vreme između signala za isključenje jednog i uključ. drugog tranzistora (sl.4.) t_d	širina ul. impulsa: 50 %; izl. kapacitet G-E: 47 nF;	5.2 μs

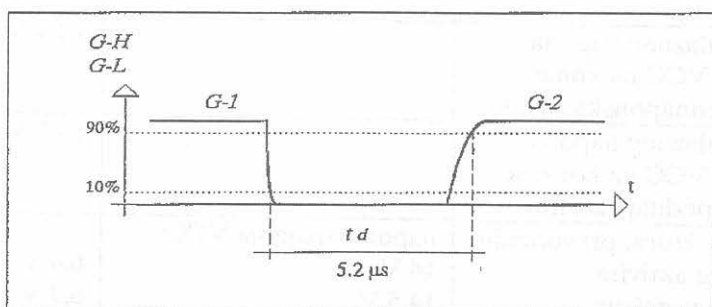
MERENA VELIČINA	USLOVI ISPITIVANJA	REZULTATI
kapacitivnost $gnd:gnd-h$ odnosno $gnd:gnd-l$ (sl.2.)		8 pF
kapacitivnost $gnd-h:gnd-l$ (sl.2.)		10 pF
kapacitivnost $gnd:(gnd-h \text{ i } gnd-l)$ (sl.2.)		11 pF
izlazni napon uključenog gejta	izlazna struja: 0 mA 100mA	0.96*VCC 0.92*VCC
izlazni napon isključenog gejta	izlazna struja: 0 mA 100mA	0.1 V 0.9 V
vršna vrednost izlazne struje pri uključenju	izl. kapacitet G-E: 47 nF	1.2 A
vršna vrednost izlazne struje pri isključenju	izl. kapacitet G-E: 47 nF	1.8 A
vrednost ulaznog napona napajanja VCC na kome reaguje podnaponska zaštita		13.4 V
vrednost ulaznog napona napajanja VCC na kome se isključuje podnap. zaštita		14.1 V
napon kolektora, pri vođenju, na kome se aktivira prekostrujna zaštita	napon napajanja VCC: 14 V, 14.5 V, 15 V, 15.5 V	6.4 V 6.7 V 7.0 V 7.3 V
pri kratkom spoju (sl.5.), vreme do trenutka prijave greške (ERR sl.2.): t_{err} ukupno vreme do trenutka ukidanja izlaznog signala: t_{off}	izl. kapacitet G-E: 47 nF	2.3 μ s 6.4 μ s

Zaštita od kratkog spoja je testirana na prekidačkom mostu sa IGBT tranzistorima, pri čemu je pokazala dobre rezultate.

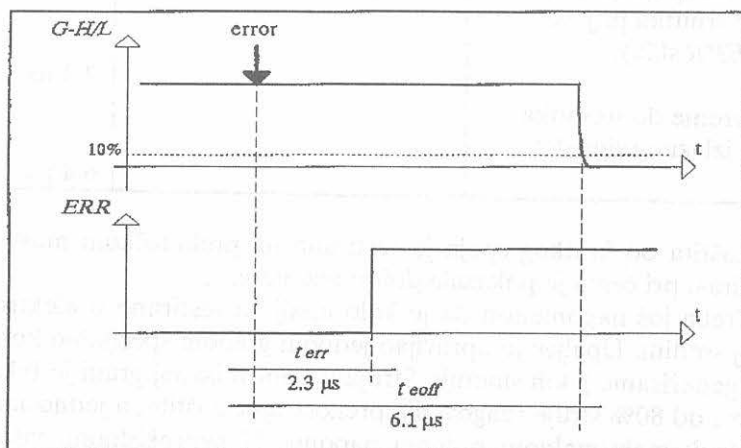
Treba još napomenuti da je kolo upaljača testirano u elektromagnetno agresivnoj sredini. Upaljač je upravljao jednom granom specijalno konstruisanog mosta za generisanje jakih smetnji. Struja u kontrolisanoj grani je bila podešena na vrednost od 80% struje reagovanja prekostrujne zaštite, a jednosmerni napon mosta jednak maksimalnom radnom naponu. U neprekidnom, višenedeljnom radu, nijednom nije došlo do bezrazložnog reagovanja zaštite.



Sl. 3. Kašnjenje izlaznog signala za ulaznim signalom.



Sl. 4. Mrtvo vreme između izlaznih signala za isključenje jednog i uključjenje drugog tranzistora.



Sl. 5. Vreme odziva signala greške.

4. ZAKLJUČAK

Nakon višemesečnog ispitivanja u raznim radnim okruženjima, opisano kolo je pokazalo dobre rezultate. Posebno treba naglasiti stabilan rad kola u elektromagnetno agresivnoj sredini. To omogućava primenu ovog upaljača na većini prekidačkih mostova sa IGBT i MOSFET tranzistorima raznih proizvođača u širokom spektru aplikacija.

LITERATURA

- [1] International Rectifier, *HEXFET Power MOSFET Designer's Manual*, El Seugndo, 1993.
- [2] P. Mourick, *Application News*, SEMIKRON, Nurnberg, 1996.
- [3] SIEMENS, *SIPMOS Components - Data Book 1987/88*.

Abstract: This paper describes the original driver circuit for control and protection of MOS-controlled semiconductor power switches. The circuit integrates all basic and auxiliary functions. The signal transmission between the control-side and the power-side is isolated by photocouplers. The circuit, made of standard PTH components, is tested in an electromagnetically aggressive environment and showed good results.

COMPACT CONSTRUCTION OF DRIVER CIRCUIT FOR POWER HALF BRIDGE WITH MOS-CONTROLLED TRANSISTORS

Rastislav Kragić, Slobodan Vukosavić, Miloš Nedeljković