

ROBUSNI DECENTRALIZOVANI REGULATOR DIJAGONALNO DOMINANTNE PARALELNE SPREGE DC/DC KONVERTORA

Slavko M. Vasilic, *Energoprojekt-Hidroinženjering, Beograd*
Trajko B. Petrović, *Elektrotehnički fakultet, Beograd*

Sadržaj: U radu se rešava problem robusne regulacije paralelne sprege prekidačkih izvora napona: sinteza decentralizovanog regulatora koji se sastoji od dela za dijagonalizaciju procesa i dela koji predstavlja standardni decentralizovani regulator. Projektovani su optimalni decentralizovani regulatori dijagonalno dominantnog procesa, robusni u odnosu na referentne signale i robusni u odnosu na poremećaje. Ispitana je i komparirana, na matematičkom modelu, robusnost spregnutog sistema sa projektovanim regulatorima, kao i sa ranije projektovanim standardnim decentralizovanim regulatorima.

Ključne reči: dc/dc konvertor / odstupanje modela / strukturirana singularna vrednost / dijagonalizacija procesa / decentralizovani regulator / robusna stabilnost / robusna performansa

1. UVOD

Teorija robusnog upravljanja detaljno je izložena u [1] i [2]. U [3] je dat detaljan pregled dc/dc konvertora. U [4-7] su modelirani dc/dc konvertor i paralelna sprega dc/dc konvertora. Za definisani multivrijabilni model u [8-9] su projektovani decentralizovani regulator, regulator na bazi inverzije dinamike i Internal-Model-Control (IMC) regulator.

S obzirom da su u [10] projektovani decentralizovani regulator $DR_{r,d}$ robusan u odnosu na referencu i decentralizovani regulator $DR_{o,d}$ robusan u odnosu na poremećaj, u ovom radu projektovani su decentralizovani regulatori dijagonalno dominantnog procesa, i to $DRD_{r,d}$ regulator robusan u odnosu na referencu i $DRD_{o,d}$ regulator robusan u odnosu na poremećaj. Ideja je da se u frekvencijskom domenu upoređi robusnost sistema sa $DRD_{r,c}$ i $DRD_{o,d}$, kao i $DR_{r,o}$ i $DR_{o,d}$ i tranzijentnom analizom verifikuju dobijeni rezultati.

Proces korišćen u ovom radu je detaljno razvijen u [6,7,10], gde su i definisani elementi neophodni za sintezu robusnog upravljanja kao što su perturbaciona matrica, težinski filter i matrice interkonekcije i definisan je zadatak sinteze μ -optimalnog regulatora. U [10] je dat pregled oznaka korišćenih funkcija prenosa i promenljivih sistema sa povratnom spregom.

2. DECENTRALIZOVANI REGULATOR DIJAGONALNO DOMINANTNOG PROCESA

Osnovne postavke problema dijagonalizacije procesa i decentralizovanih regulatora date su u [1].

Decentralizovani regulator K dijagonalno dominantnog procesa je sledećeg oblika

$$K = F\hat{K} \quad (1)$$

gde je F konstantna kompenzaciona matrica koja se bira tako da $\tilde{P}F$ bude dijagonalno dominantan proces. Za \tilde{P} definisano u [10] usvojena je sledeća matrica F ,

$$F = \begin{bmatrix} 1 & -1 \\ 1 & 1 \end{bmatrix} \quad (2)$$

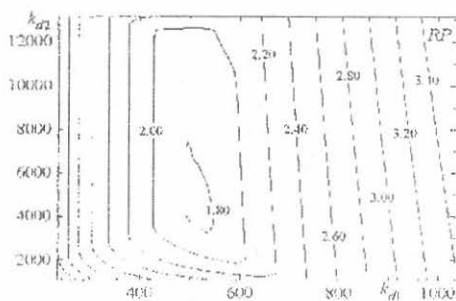
tako da je $\tilde{P}F$ dijagonalan proces čija matrica funkcija prenosa ima nule van glavne dijagonale. \hat{K} je standardni decentralizovani regulator za dijagonalan proces $\tilde{P}F$ i njegova struktura sa dva podešljiva parametra je

$$\hat{K} = \frac{1}{s} \begin{bmatrix} k_{d1}(\tilde{P}F)_{11}^{-1} & 0 \\ 0 & k_{d2}(\tilde{P}F)_{22}^{-1} \end{bmatrix} \quad (3)$$

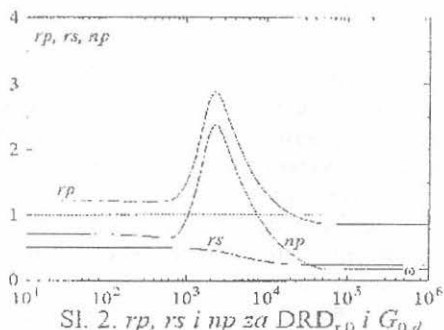
3. ROBUSNA SINTEZA I OPTIMIZACIJA

Projektovani su decentralizovani regulator dijagonalno dominantnog procesa $DRD_{r,0}$ robusan u odnosu na referentni signal i decentralizovani regulator dijagonalno dominantnog procesa $DRD_{0,d}$ robusan u odnosu na poremećaj.

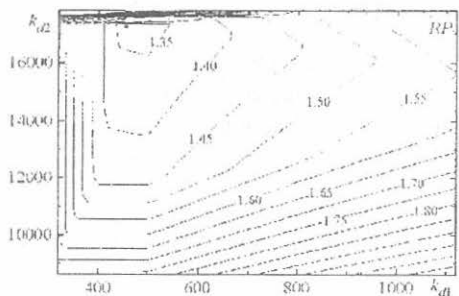
Kako je cilj sinteze izbor podešljivih parametara koji daju najmanju vrednost za RP , prikazano je RP u funkciji podešljivih parametara k_{d1} i k_{d2} . Zatim je za izabrane parametre izračunato i prikazano rp , rs i np u funkciji frekvencije. Vrednosti robusne performanse (RP), robusne stabilnosti (RS) i nominalne performanse (NP) za projektovane regulatore date su u Tabeli 1.



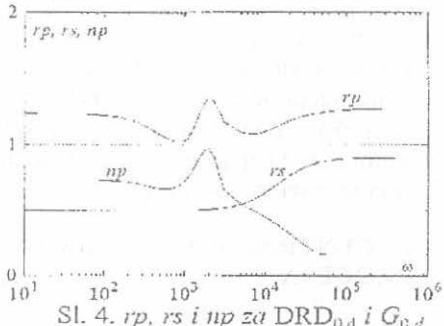
Sl. 1. RP za $G_{r,0}$



Sl. 2. rp , rs i np za $DRD_{r,0}$ i $G_{0,d}$



Sl. 3. RP za $G_{0,d}$



Sl. 4. rp , rs i np za $DRD_{0,d}$ i $G_{0,d}$

Prvo je izvršena sinteza $DRD_{r,0}$ regulatora, odnosno optimizacija parametara k_{d1} i k_{d2} za matricu interkonekcije $G_{r,0}$. Na Sl. 1. prikazano je RP , kao konturni dijagram, u funkciji podešljivih parametara, za matricu interkonekcije $G_{r,0}$. Parametri optimalnog

regulatora $DRD_{r,0}$ su $k_{d1}=515$ i $k_{d2}=4110$. Frekventne karakteristike rp , rs i np , za matricu $G_{0,d}$, prikazane su na Sl. 2.

Na Sl. 3 prikazano je RP , kao konturni dijagram, u funkciji podešljivih parametara sistema za matricu interkonekcije $G_{0,d}$. Parametri optimalnog regulatora $DRD_{0,d}$ koji minimizira indeks performanse su $k_{d1}=500$ i $k_{d2}=13200$. Frekventne karakteristike rp , rs i np , za matricu $G_{0,d}$, prikazane su na Sl. 4.

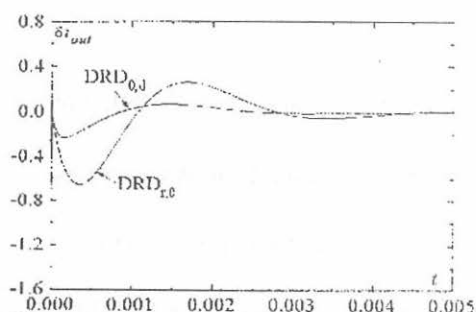
Poredeći dobijene rezultate sa rezultatima iz [10] može se uočiti da spregnuti sistem sa dijagonalno dominantnim procesom ima nižu vrednost indeksa performanse RP , odnosno bolju robusnu performansu. Osim toga $DRD_{0,d}$ regulator bolje otklanja poremećaje od $DRD_{r,0}$ regulatora.

Tabela 1. Mere performanse i stabilnosti spregnutog sistema

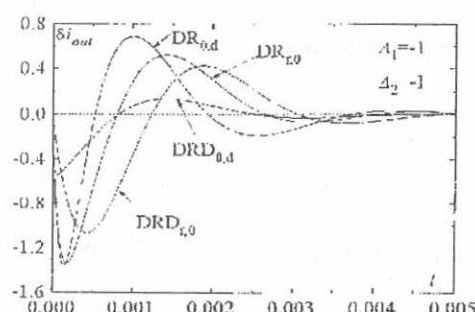
Sl.	regulator	k_{d1}	k_{d2}	RP	RS	NP
2	$DRD_{r,0}$	515	4110	2.89	0.50	2.39
4	$DRD_{0,d}$	500	16200	1.35	0.50	0.97

4. TRANZIJENTNA ANALIZA

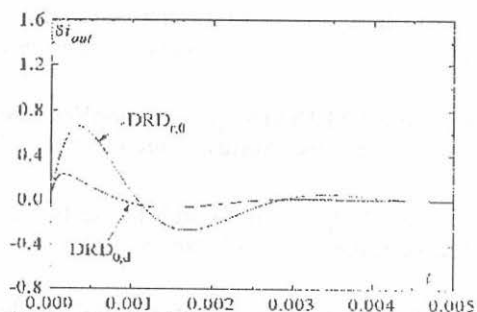
Na Sl. 5-8. prikazani su karakteristični vremenski odzivi na jedinične odskočne poremećaje nominalnog i perturbovanog spregnutog sistema, sa projektovanim regulatorima $DRD_{r,0}$ i $DRD_{0,d}$.



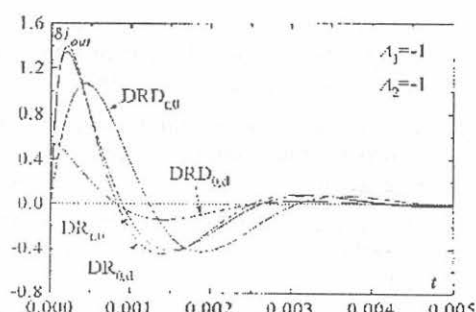
Sl. 5. Nominalni spreg. sistem, $e_1=1$



Sl. 6. Perturbovani spreg. sistem, $e_1=1$



Sl. 7. Nominalni spreg. sistem, $e_2=1$



Sl. 8. Perturbovani spreg. sistem, $e_2=1$

Spregnuti sistem sa $DRD_{0,d}$ (Sl. 4.) ima bolju nominalnu i robusnu performansu od spregnutog sistema sa $DRD_{r,0}$ (Sl. 2.), što se može uočiti i na vremenskim odzivima na Sl. 5-8.

Prednost DRD regulatora nad DR regulatorima [10] može se uočiti poredeći odgovarajuće frekvencijske i tranzijentne karakteristike, Sl. 2., 4., 6. i 8. Bolja robusna performansa spregnutog sistema sa $DRD_{r,o}$ u odnosu na $DR_{r,o}$, kao i bolja robusna performansa spregnutog sistema sa $DRD_{o,d}$ u odnosu na $DR_{o,d}$ rezultuje kvalitetnijim odzivima izlaznih signala, i to nižim maksimalnim odstupanjem i bržim dostizanjem stacionarnog stanja.

5. ZAKLJUČAK

U radu je korišćen prethodno modeliran proces, paralelna sprega dc/dc konvertora, sa definisanom strukturom i gornjom granicom odstupanja procesa od modela, kao i zahtevom za performansom spregnutog sistema. Izvršena je dijagonalizacija procesa i projektovan je optimalan decentralizovani regulator dijagonalizovanog procesa, robusan u odnosu na referentni signal $DRD_{r,o}$ i robusan u odnosu na poremećaj $DRD_{o,d}$. Robusnost projektovanih regulatora ispitana je frekvencijskom analizom stabilnosti i performanse nominalnog i perturbovanog spregnutog sistema, a prikazani su i uporedni vremenski odzivi.

Spregnuti sistem sa $DRD_{o,d}$ regulatorom, koji je robusan u odnosu na poremećaje, ima kvalitetnije odzive na poremećaje u poređenju sa $DRD_{r,o}$ regulatorom koji je robusan u odnosu na referentne signale. Zahtev za robusnom performansom nije potpuno ostvaren usled jednostavne strukture i malog broja podešljivih parametara regulatora, ali su dobijeni zadovoljavajući rezultati, naročito sa regulatorom $DRD_{o,d}$.

Prednost DRD regulatora nad DR regulatorima je bolja nominalna i robusna performansa spregnutog sistema, odnosno kvalitetniji odzivi dijagonalnog procesa.

LITERATURA

- [1] M. Morari, E. Zafiriou: *Robust Process Control*, Englewood Cliffs, NJ: Prentice Hall, 1989.
- [2] J.M. Maciejowski: *Multivariable Feedback Design*, Wokingham: Addison-Wesley, 1989.
- [3] D.M. Mitchell: *DC-DC Switching Regulator Analysis*, New York: McGraw-Hill, 1988.
- [4] T.B. Petrović, Đ.S. Garabandić: Modern robust controller design for PWM DC/DC converters, *Journal of Automatic Control*, Vol. 3, No. 1, 1993, 39-56.
- [5] Đ.S. Garabandić, T.B. Petrović: Robust controllers for PWM DC/DC converters using Internal-Model-Control (IMC) design, Proc. IME part I: *Journal of Systems and Control Engineering*, 1993, 127-134.
- [6] T.B. Petrović, Đ.S. Garabandić: Paralleling the PWM DC/DC power supplies: the multivariable modeling approach, *Facta Universitatis, Series: Electronics and Energetics*, Vol. 8, No. 1, 1995, 29-43.
- [7] Đ.S. Garabandić, T.B. Petrović: Modeling Parallel Operating Switch Mode Power Supplies, *IEEE Transactions on Industrial Electronics*, Vol. 42, No. 5, 1995, 545-551.
- [8] Đ.S. Garabandić, T.B. Petrović: Robust decentralized control of parallel dc/dc converters, *Archiv für Elektrotechnik*, Vol. 79, No. 1, 1996, 47-53.
- [9] Đ.S. Garabandić, T.B. Petrović: Robust controllers for parallel DC/DC converters, *Facta Universitatis, Series: Electronics and Energetics*, Vol. 9, No. 2, 1996, 275-299.

[10] T.B.Petrović, S.M.Vasilić: Robusni decentralizovani regulator paralelne sprege dc/dc konvertora, *Energetska elektronika*, 1997.

Abstract - The problem of robust control of parallel operating switching power supplies is investigated in the paper: synthesis of decentralized controller which consists of the part for making the process diagonal dominant and standard decentralized controller. Optimal decentralized controllers of diagonal dominant process are designed, controllers being robust for referent signals and for disturbances. The robustness of feedback systems with designed controllers is tested and compared, comparison also being made with formerly designed standard decentralized controllers.

ROBUST DECENTRALIZED CONTROLLER OF DIAGONAL DOMINANT PARALLEL OPERATING DC/DC CONVERTERS

Slavko M. Vasilić, Trajko B. Petrović